

ノイズ・熱の協調解析適用によるスイッチング電源基板の最適化

庄林 雅了[†], 東 正登[†], 高橋 成正^{††}

[†]近畿職業能力開発大学校

^{††}株式会社トータス

電源ノイズシミュレーションの適用は、最新CPU やFPGA の半導体が搭載された低電圧・大電流向けの電子製品ではパワーインテグリティ (PI) として既に確立された技術である。しかし、インバータなどのパワー回路基板では定着していない。そこで、産学連携の共同研究テーマとして、トランスを用いたフォワード型スイッチング電源回路をモチーフにパターン設計・電源評価基板を製作し、電圧・電流の実測波形、近傍ノイズの測定結果に基づくノイズ評価手法の構築をテーマに2016年から着手した。回路図は同じでパターン設計が異なる二種類の電源基板の測定データからノイズの根本原因を考察してきた。本研究では同基板の別箇所から発生した熱・サージ・放射ノイズに対して、その原因を再考察し、ノイズ・熱問題の対策手法に関して具体的事例を示す。

1. はじめに

- (1) パワー回路基板のシミュレーション適用事例が少ない
- (2) パワー回路のパワーインテグリティ解析の定着は??
- (3) 熱, サージ, 放射ノイズのリスク回避が必要不可欠

★ シミュレーション・解析・実験に基づいたノウハウの蓄積

産学連携の共同研究テーマとして、2016年から着手

● 『実測ベースモデリングによるSW電源回路のノイズ解析』

【本研究テーマ】

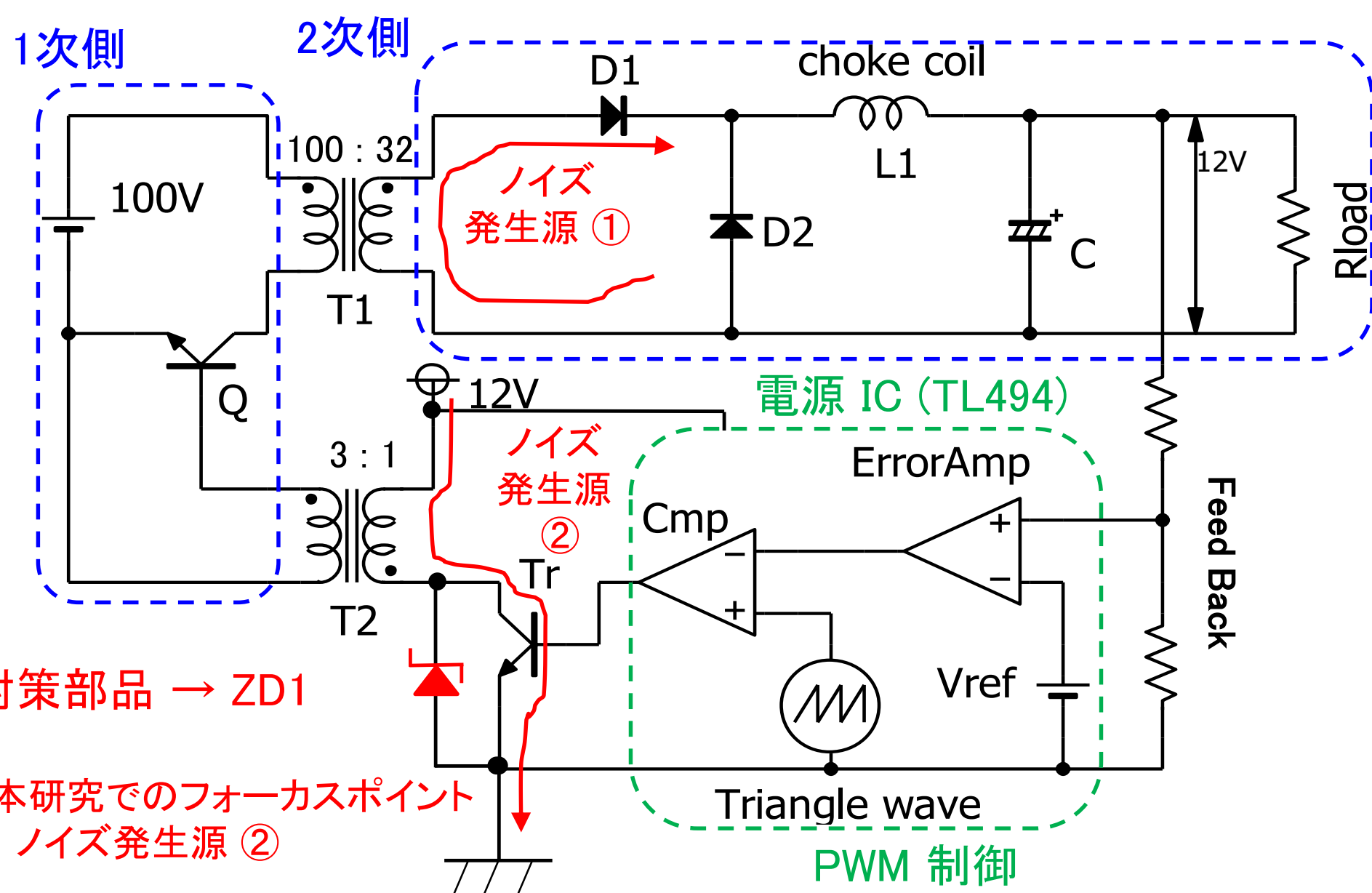
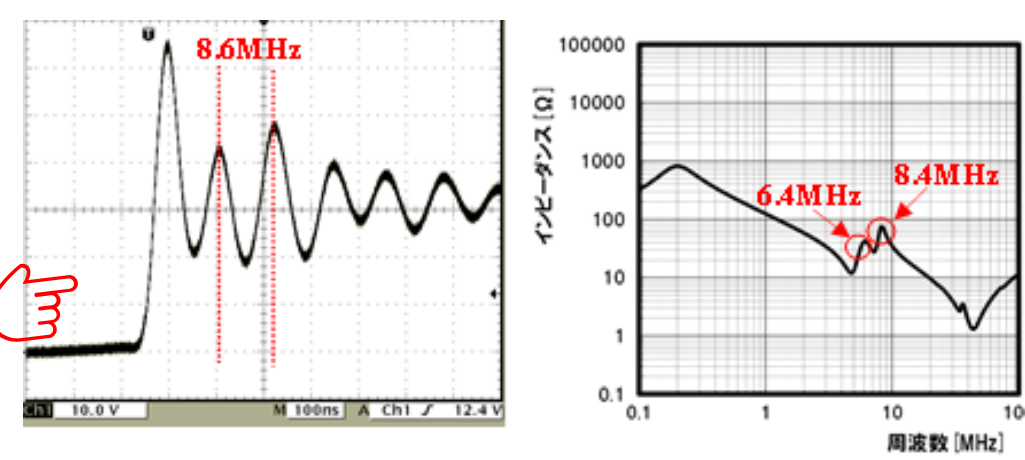
● 評価基板は昨年度と同じ DC100V → 16V のFW型SW電源

● 熱・サージ・放射ノイズ対策に関するノウハウ蓄積と公開を主目的

2. フォワード型 SW 電源

Vin = 100V から
Vout = 12V を出力

※ T1 の漏れインダクタンスと
D1/D2 との反共振 (昨年度)
ノイズ発生源 ①



対策部品 → ZD1

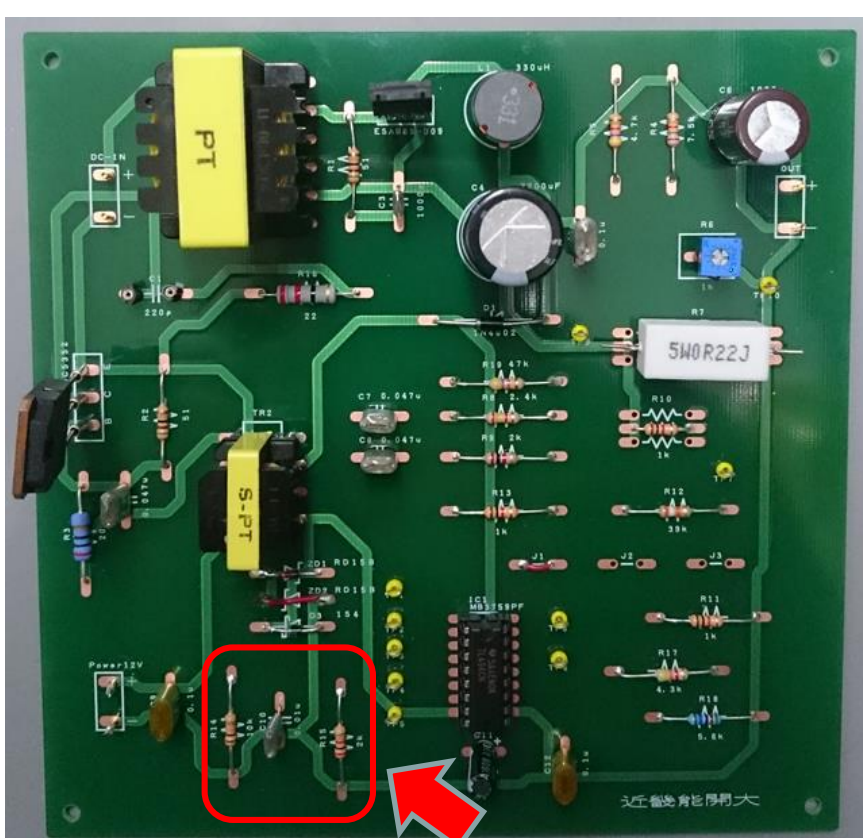
★ 本研究でのフォーカスポイント
ノイズ発生源 ②

※ ソース: 長谷川 彰, "スイッチングレギュレータ設計ノウハウ", CQ出版社

3. 評価基板

※ 基板の回路図は同じ、パターン設計が異なる

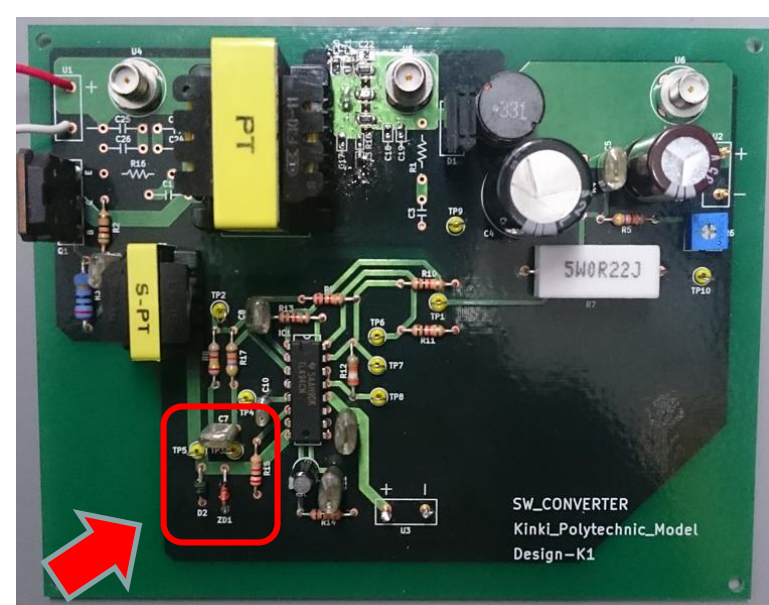
【電源基板-A】



ノイズ対策部品の実装位置
(ノイズ発生源②に対して)

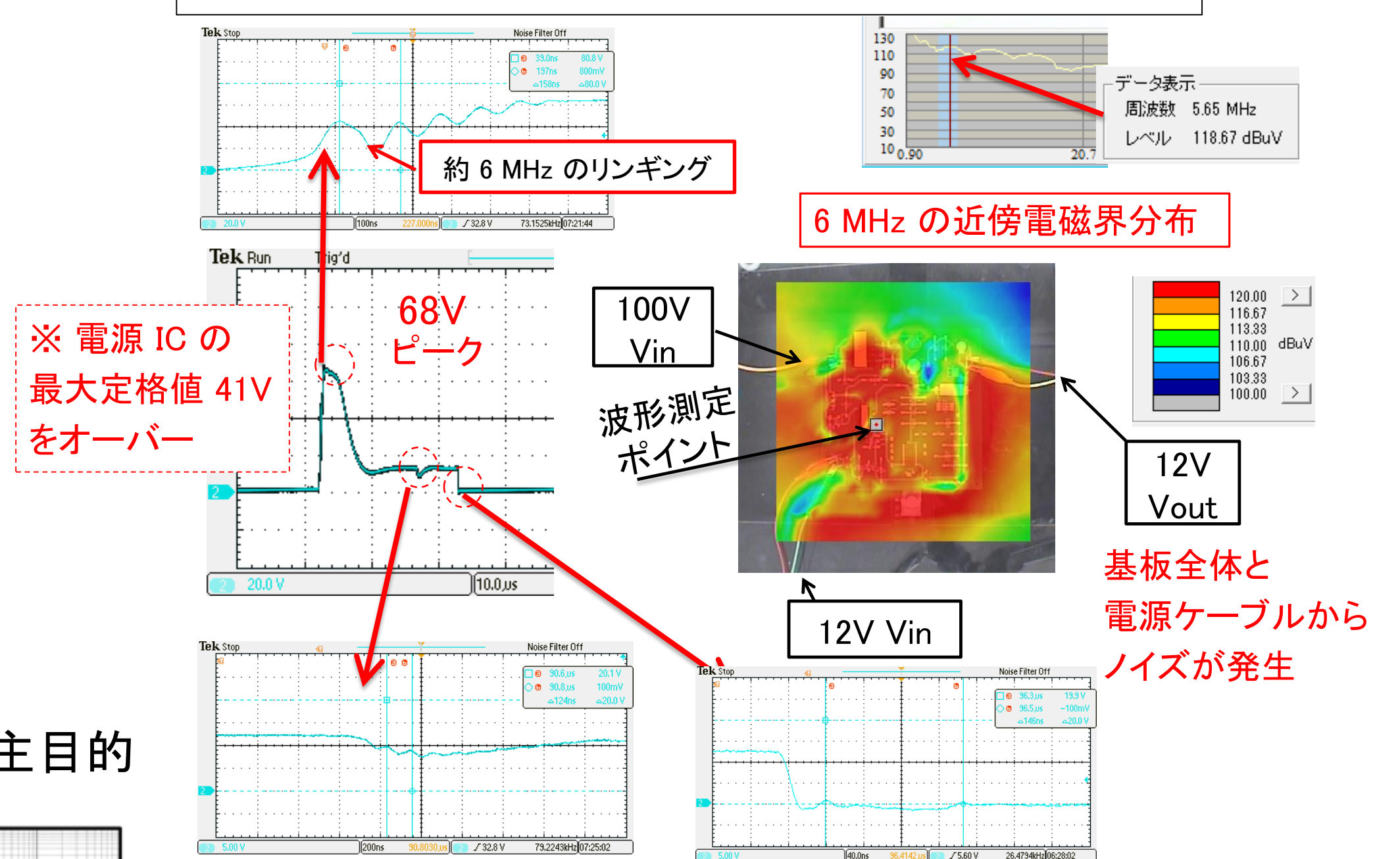
- 2層基板
- サイズ: 150 × 150 mm
- 基板厚: 1.6mm
- 電源・GND 配線 (配線幅: 1.8mm)
- 信号配線 (配線幅: 1mm)

【電源基板-B】



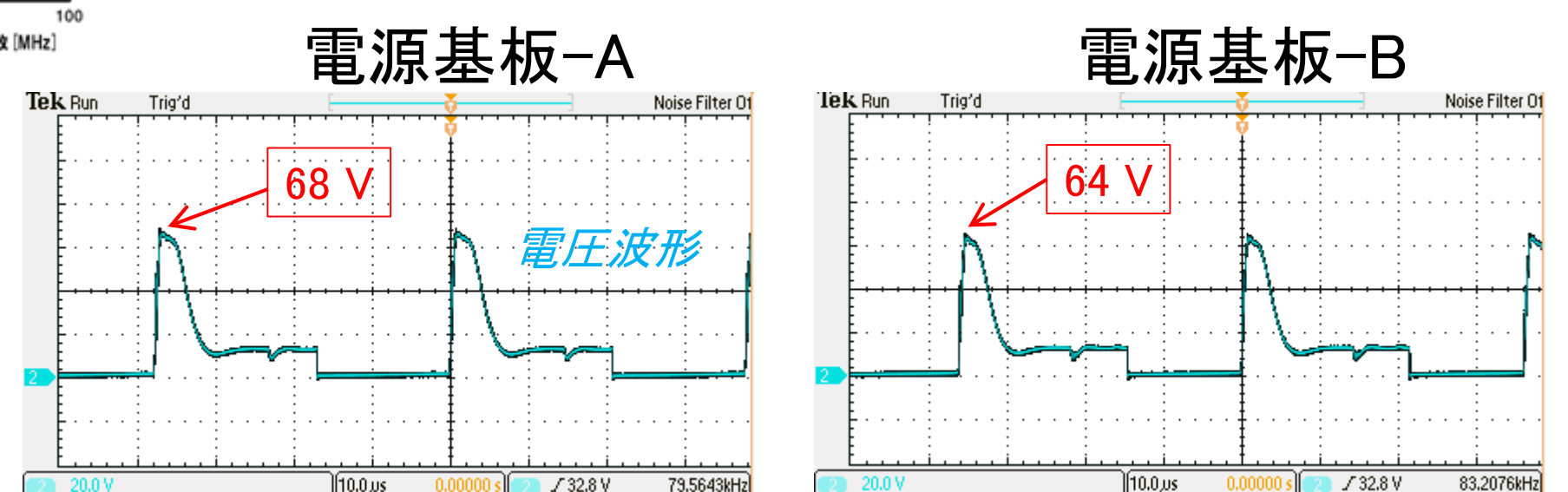
- 4層基板
- サイズ: 110 × 140mm (32% 減)
- 基板厚: 1.6mm
- 基板サイズの小型化
- ベタプレーン
- リード短い
- ソケット無し
- パターン短い

4. 電源基板-A のノイズ測定結果

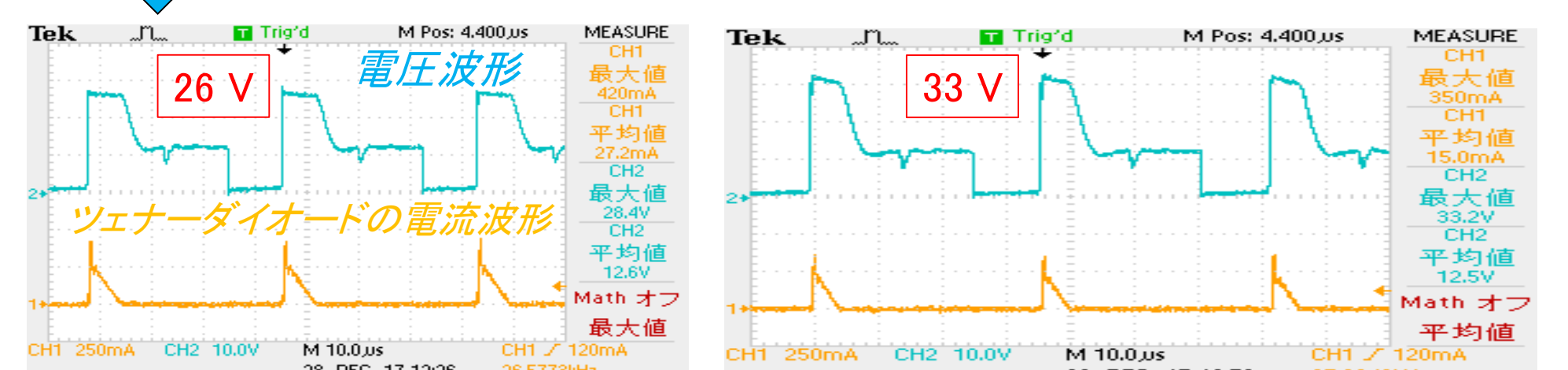


5. ノイズ対策(サージ) 前後の比較

【ノイズ対策 前】 ほぼ同じ電圧・電流波形, 基板による差は小さい



【ノイズ対策 (1): ツェナーダイオード(ZD1) 追加 後】



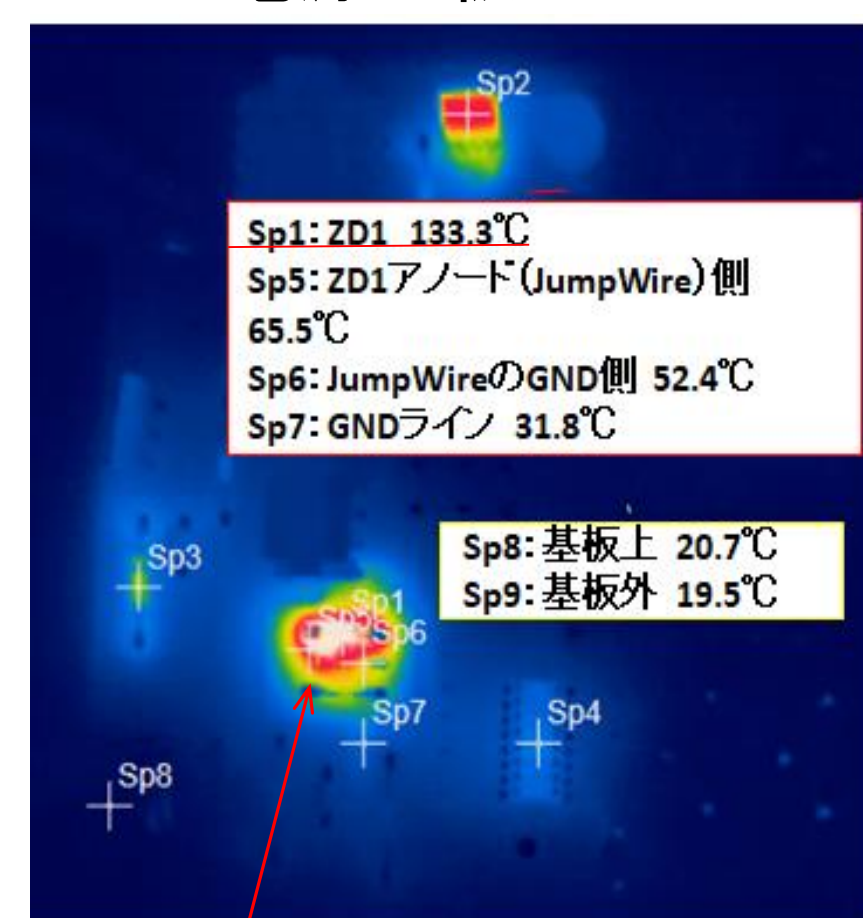
ZD1 が降伏電圧以上になると、Zオンし、ピーク電圧は約30V に低減、定格値をクリアしかし、サージ抑制のため、ZD1 に電流が流れる。

6. ノイズ対策(1) 後の基板温度分布比較

【ノイズ対策 (1) ツェナーダイオード 追加 後】

【サーモグラフィ】 電源基板-A

放射率 0.9
距離 0.5m
環境 19°C



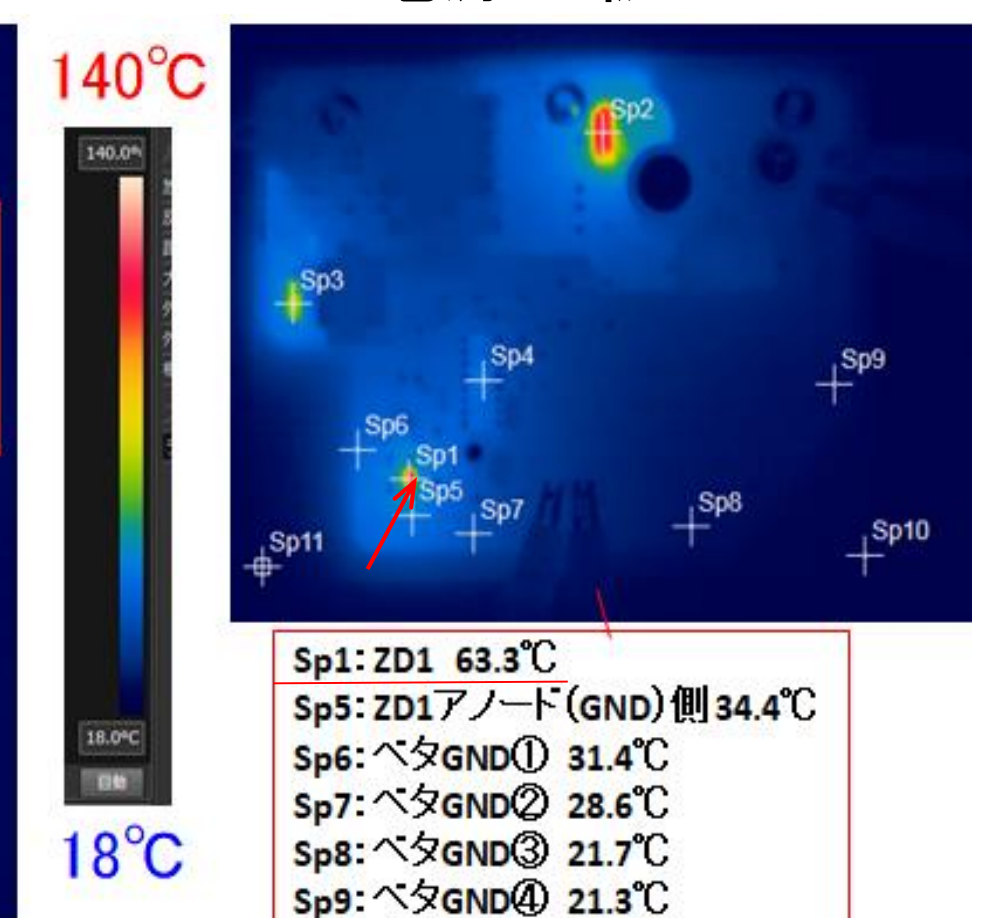
ZD1 の温度 = 133°C

両基板とも熱のホットスポットは 2箇所

左下: ZD1 上側: 出力電圧用スイッチングダイオード D1,D2 による発熱
A基板は細い電源ラインによる配線のため、十分な放熱ができず最高温度は 133°C (ZD1最大定格値 Tj = 175°C)

B基板はベタプレーンがヒートシンクとして機能し最高温度は 63°C

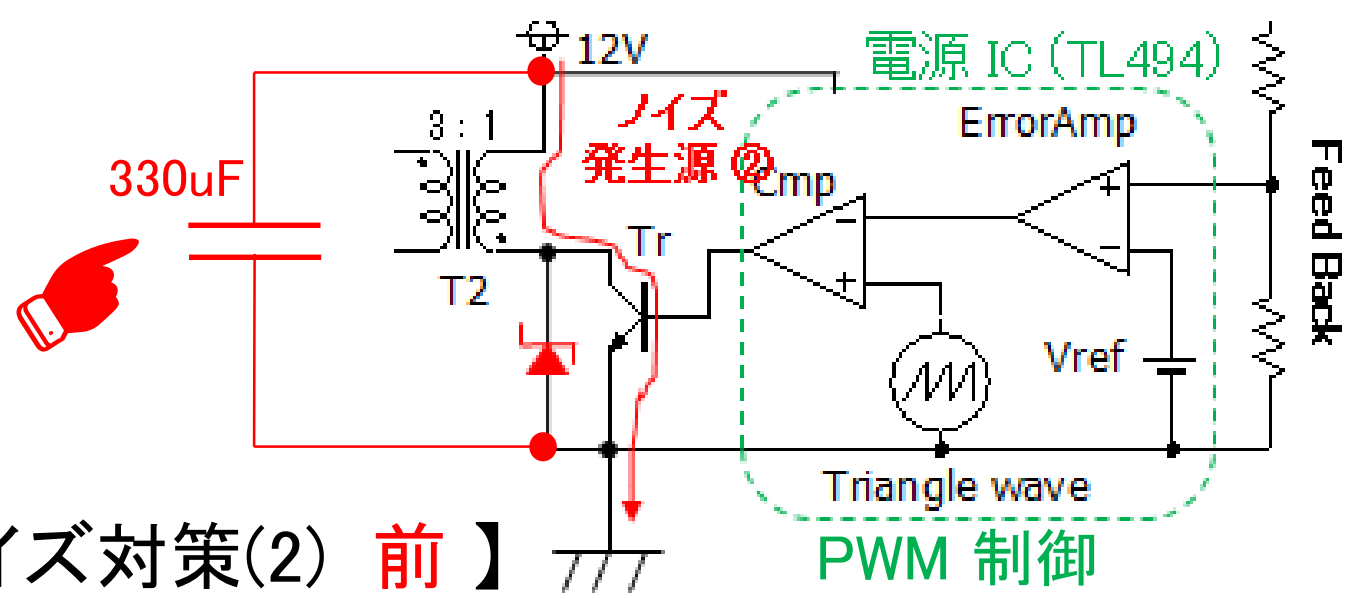
電源基板-B



ZD1 の温度 = 63°C

7. ノイズ対策 (ノーマルモード)

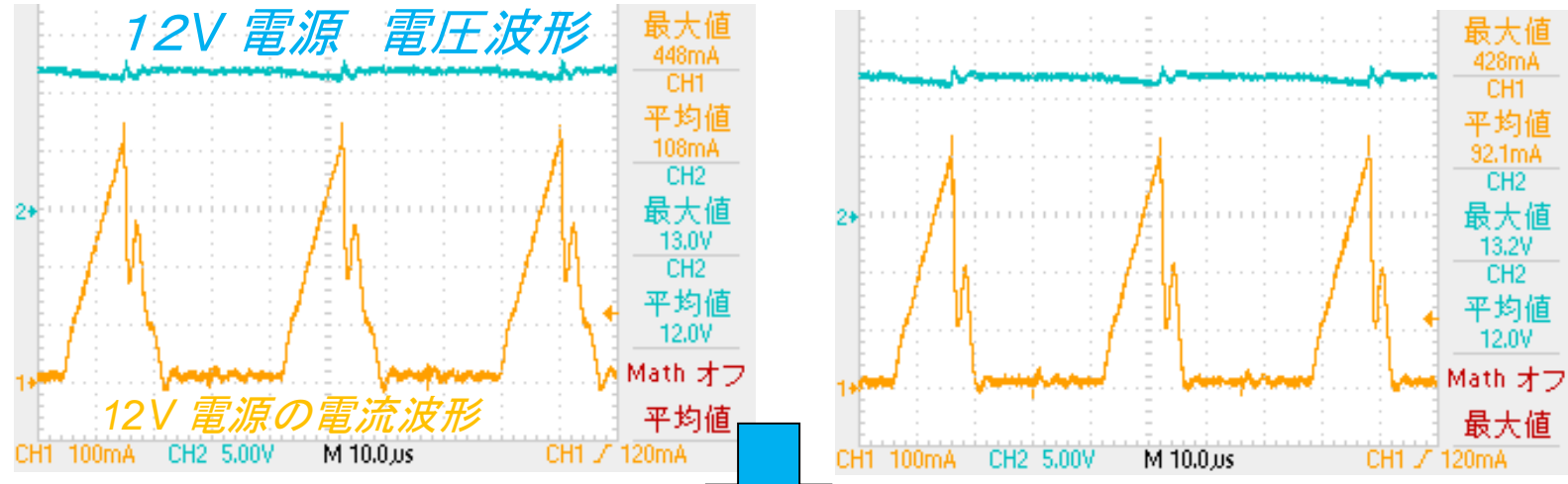
ノイズ対策(2): 12V 電源への電解コンデンサ330uF 追加



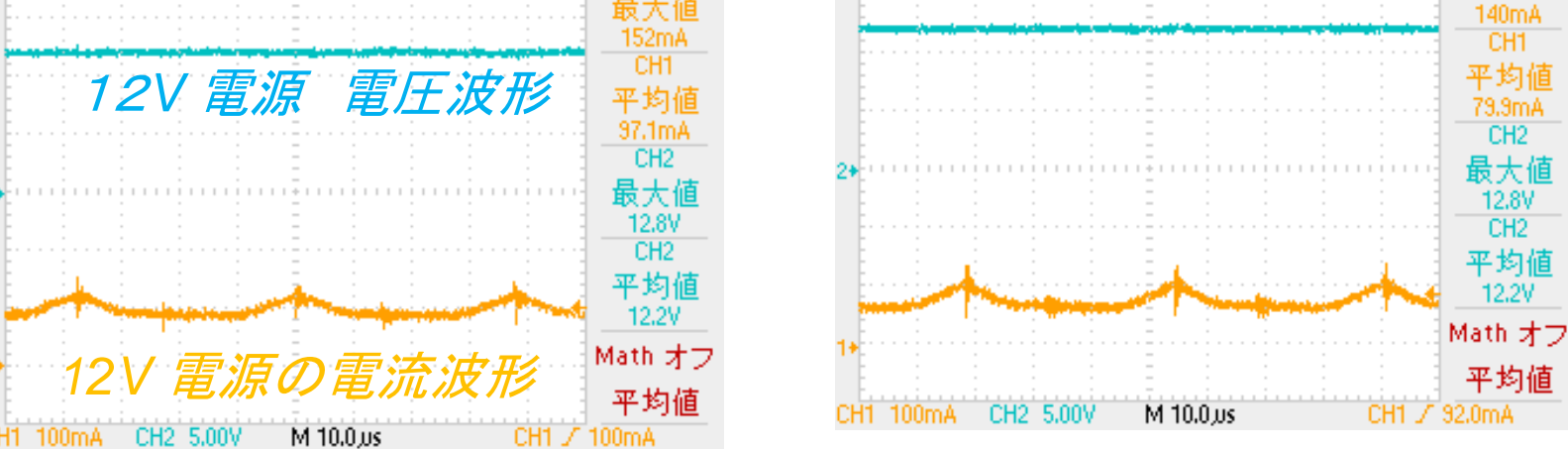
【ノイズ対策(2) 前】

電源基板-A

電源基板-B



【ノイズ対策(2) 後】

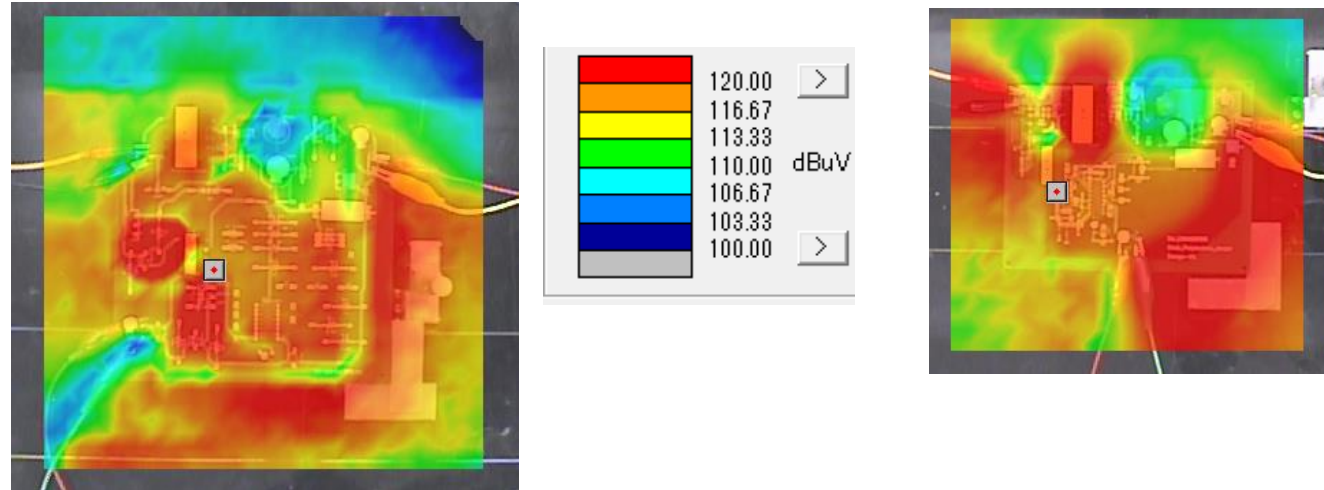


12V 電源のリップルは低減, リップル電流は要改善.

【ノイズ対策(2) 後 の近傍電磁界分布】

電源基板-A

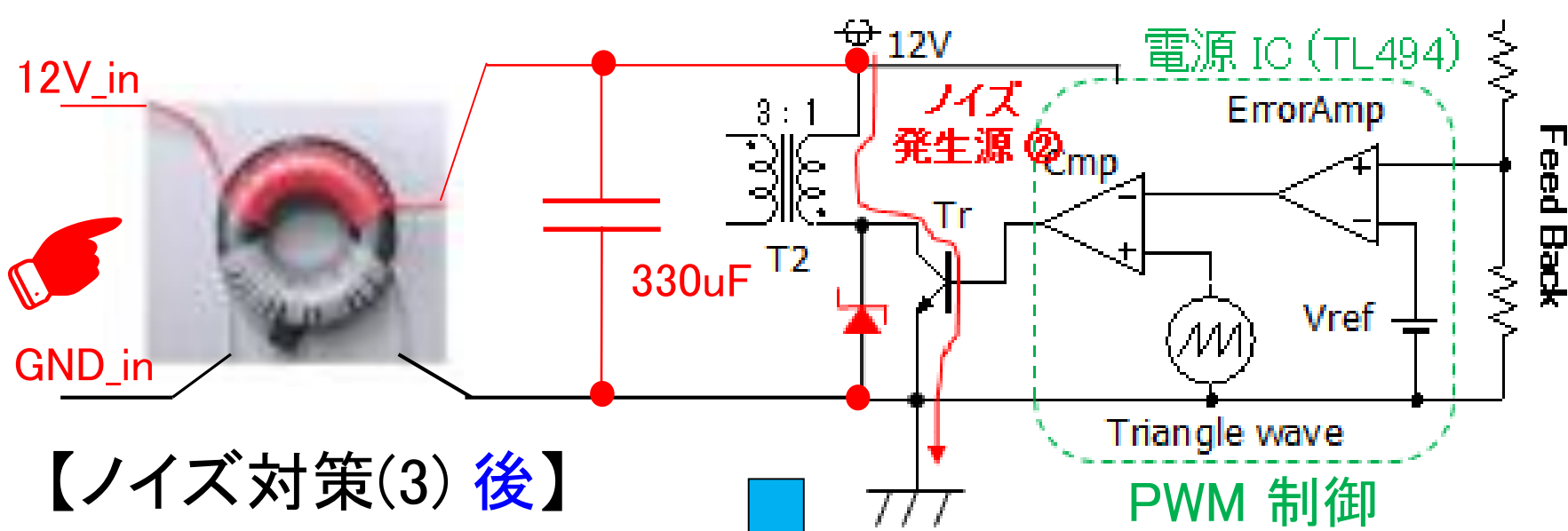
電源基板-B



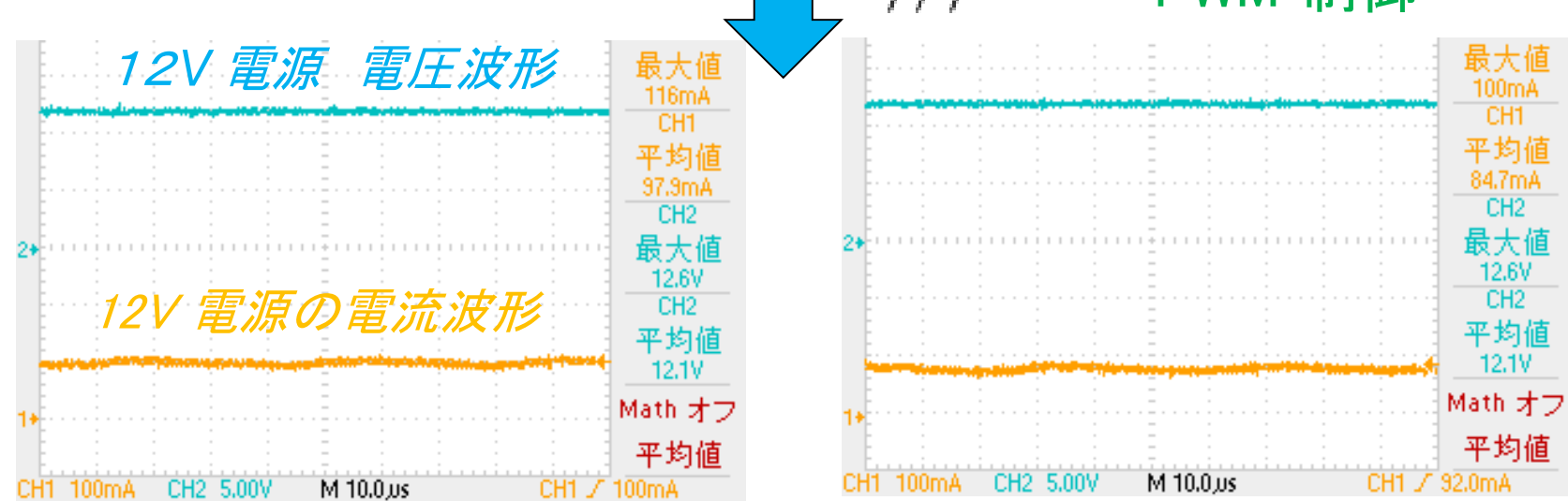
ノイズの強度は低減. ノイズの分布は対策前後で変わらず

8. ノイズ対策 (コモンモード)

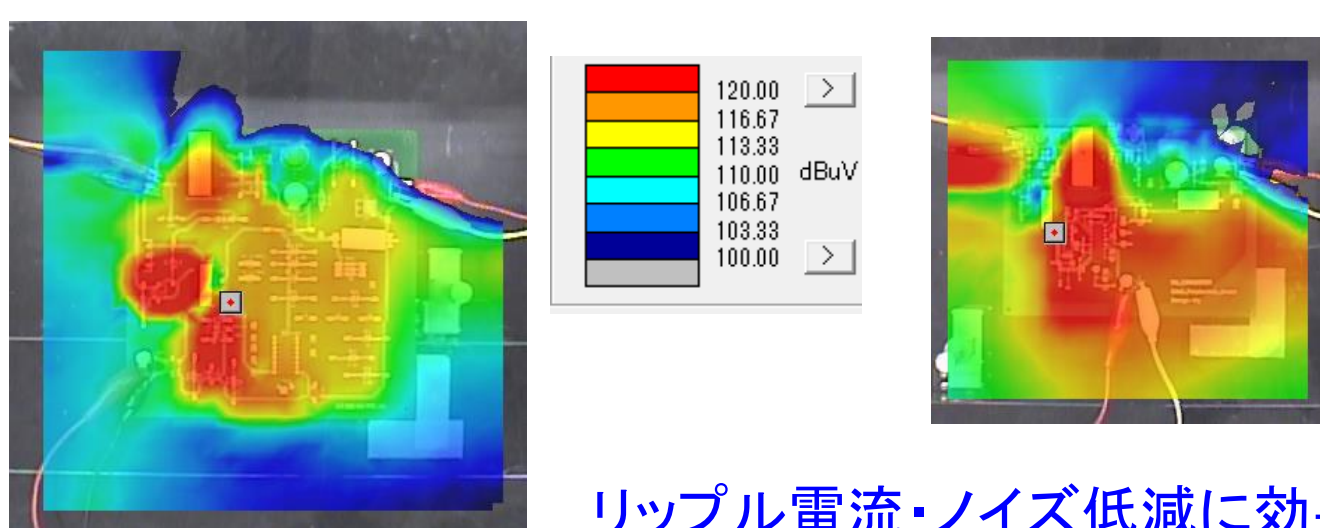
ノイズ対策(3): 12V 電源へのコモンモードフィルタ追加



【ノイズ対策(3) 後】



【ノイズ対策(3) 後 の近傍電磁界分布】

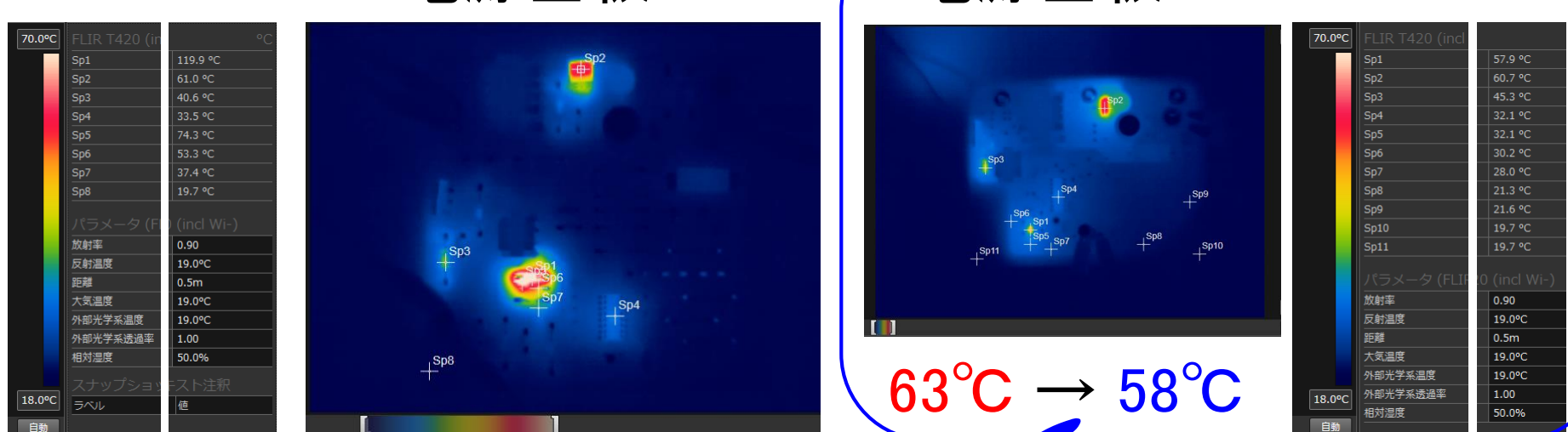


リップル電流・ノイズ低減に効果あり.

9. ノイズ対策後の基板温度分布

電源基板-A

電源基板-B

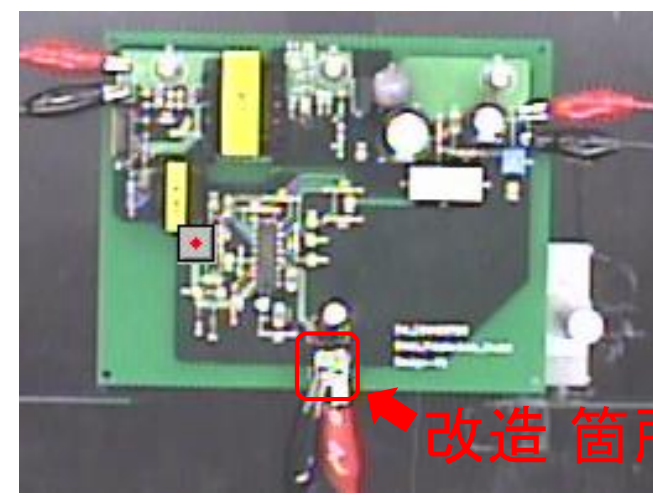


133°C → 120°C

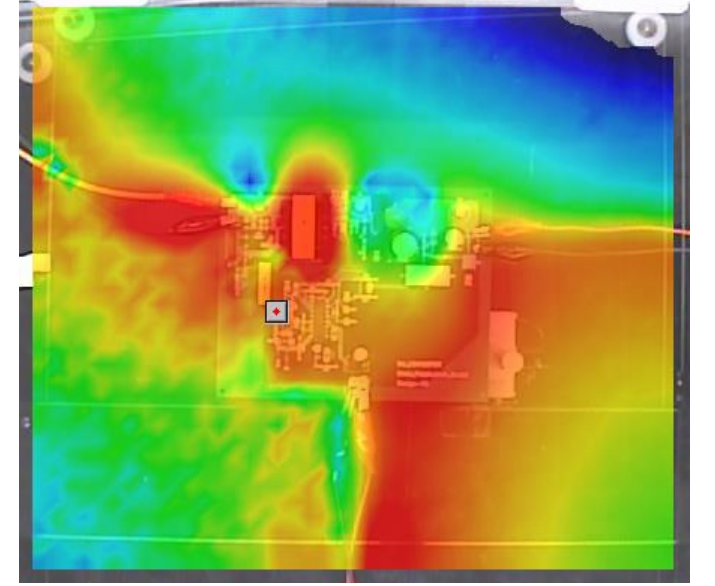
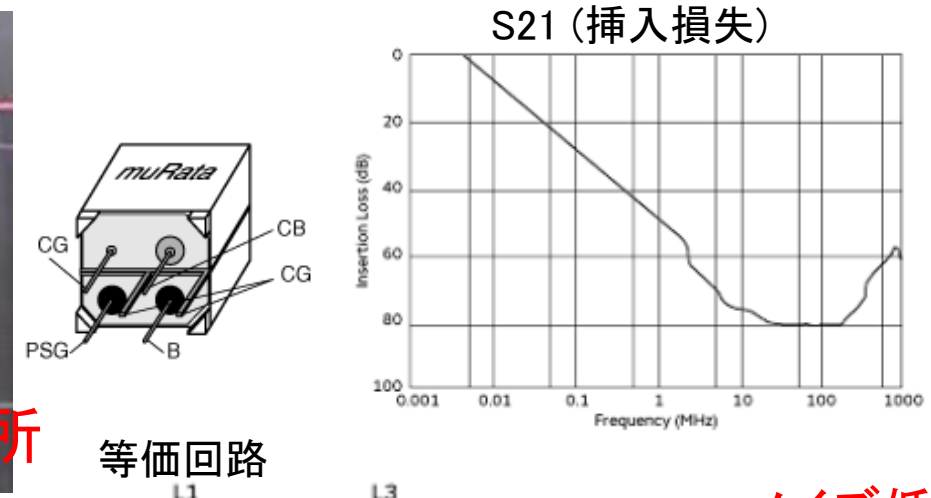
基板温度分布も低減, 温度分布が低い電源基板-B で更なるノイズ対策を検討

10. 適用可能なノイズ対策の検討

① 対策部品: EMI 除去フィルタ追加

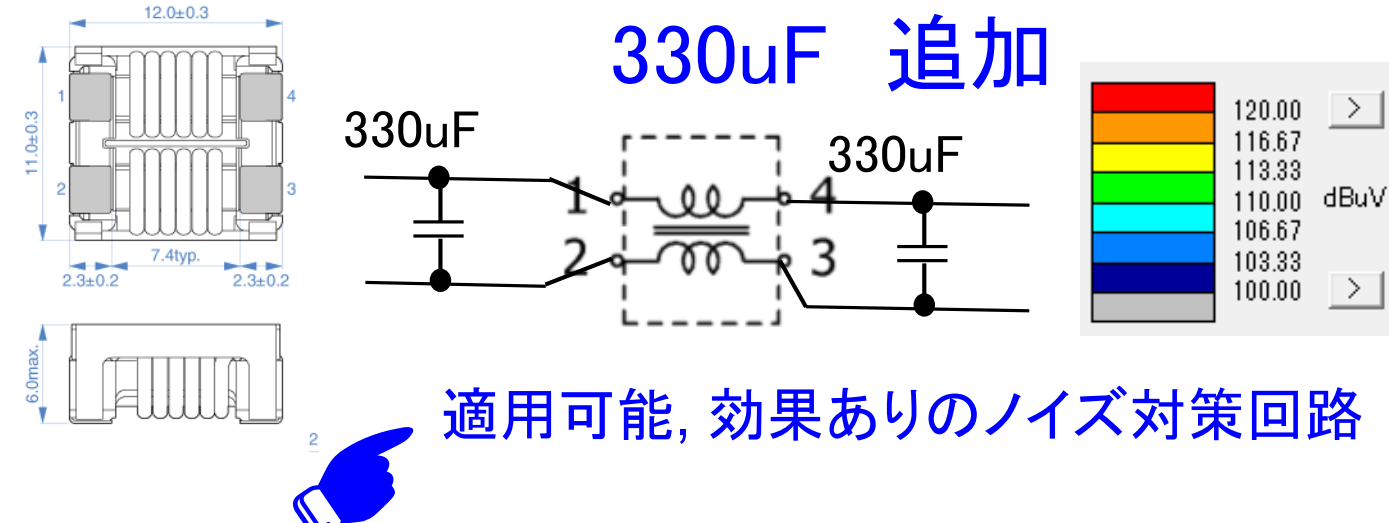


12V 入力

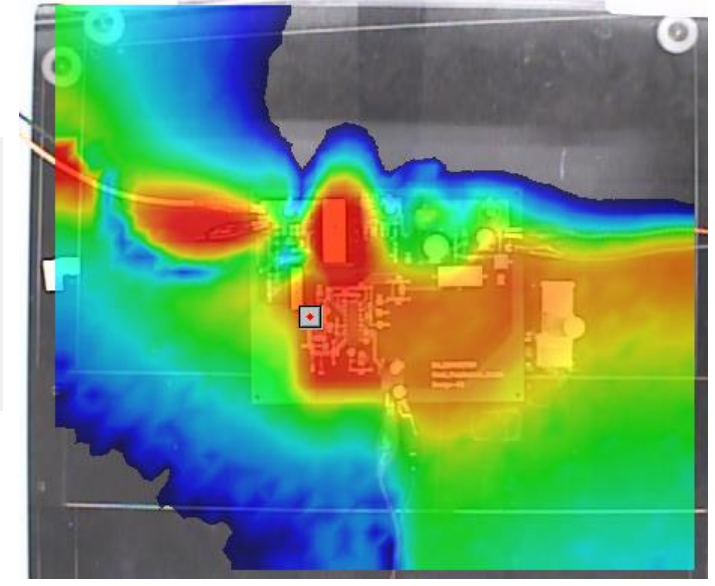


ノイズ低減効果なし. フィルタ等価回路はノーマルモードノイズ対策部品のみで構成. したがって, コモンモードノイズが原因

② 対策部品: コモンモードフィルタ & 330uF 追加



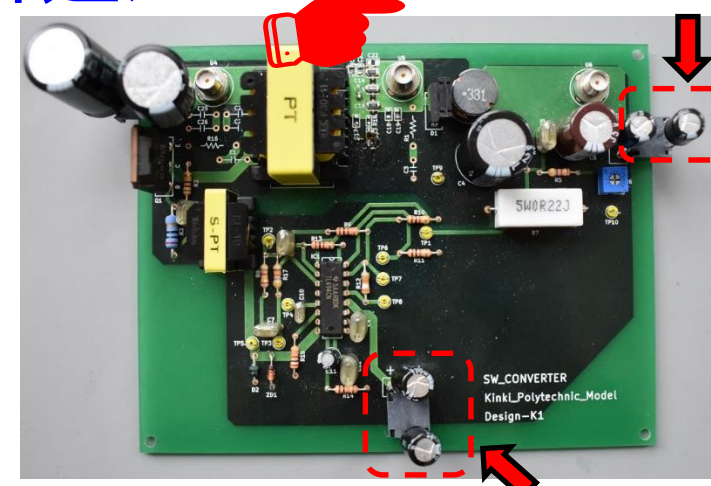
適用可能, 効果ありのノイズ対策回路



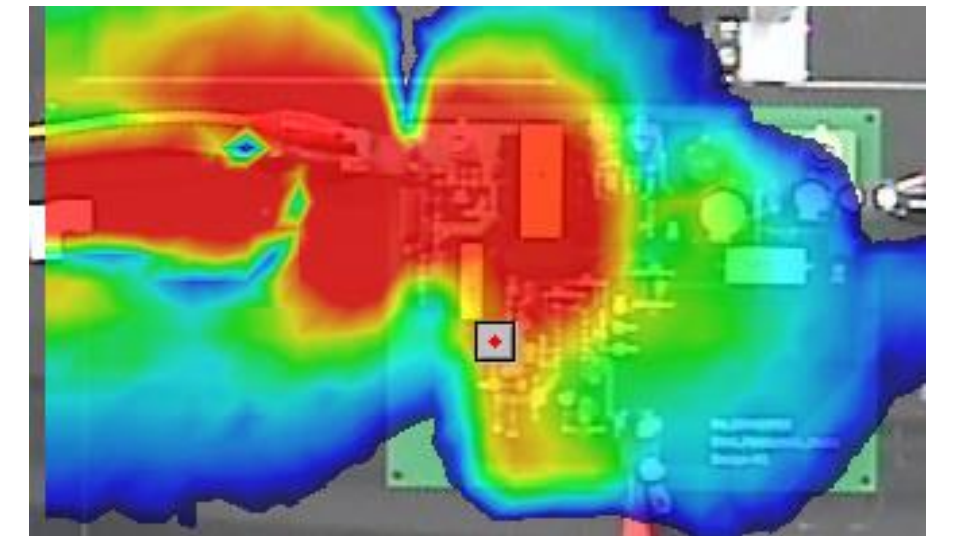
12V 入力ケーブルからのノイズ漏れは消えた.

△ 2箇所追加

対策部品(2)



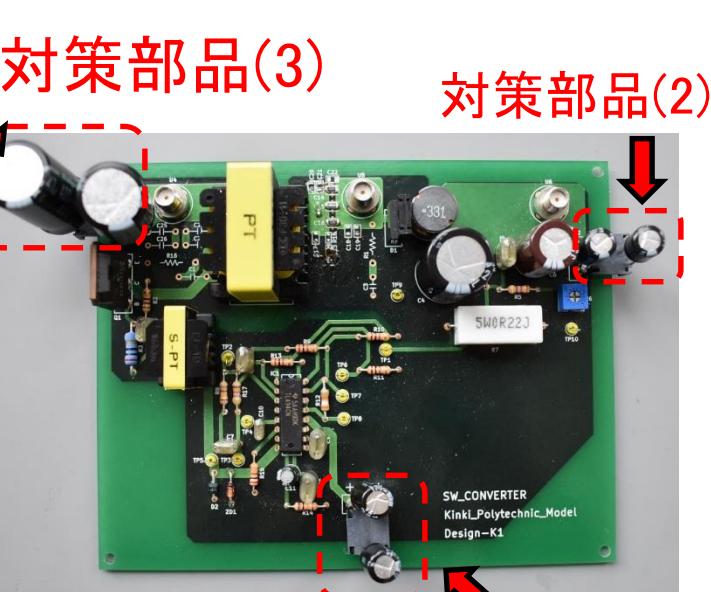
12V 入力 対策部品(1)



12V 出力

12V 出力部に同じ対策部品を追加により同ケーブルからのノイズ漏れは消えた. しかし 100V入力部のノイズが逆に大きくなった.

◎ 3箇所追加

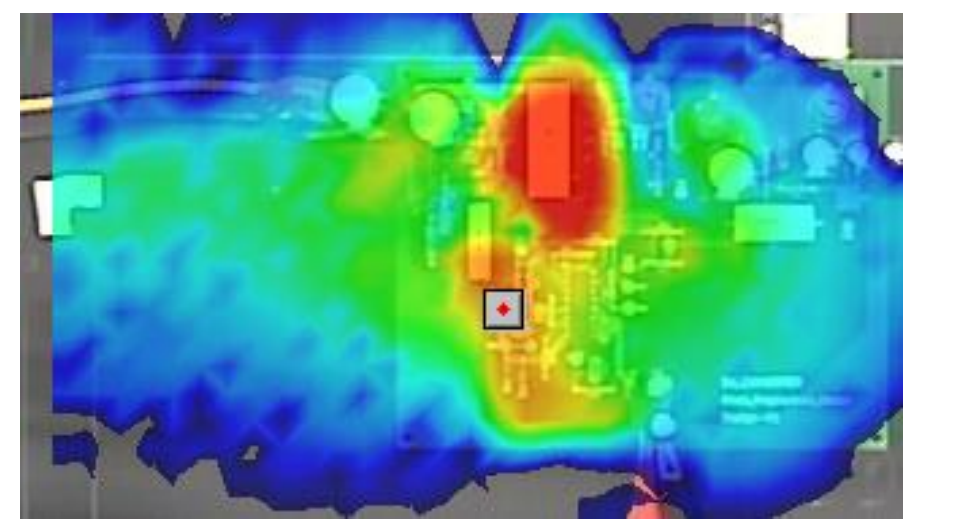


100V 入力

対策部品(3)

対策部品(2)

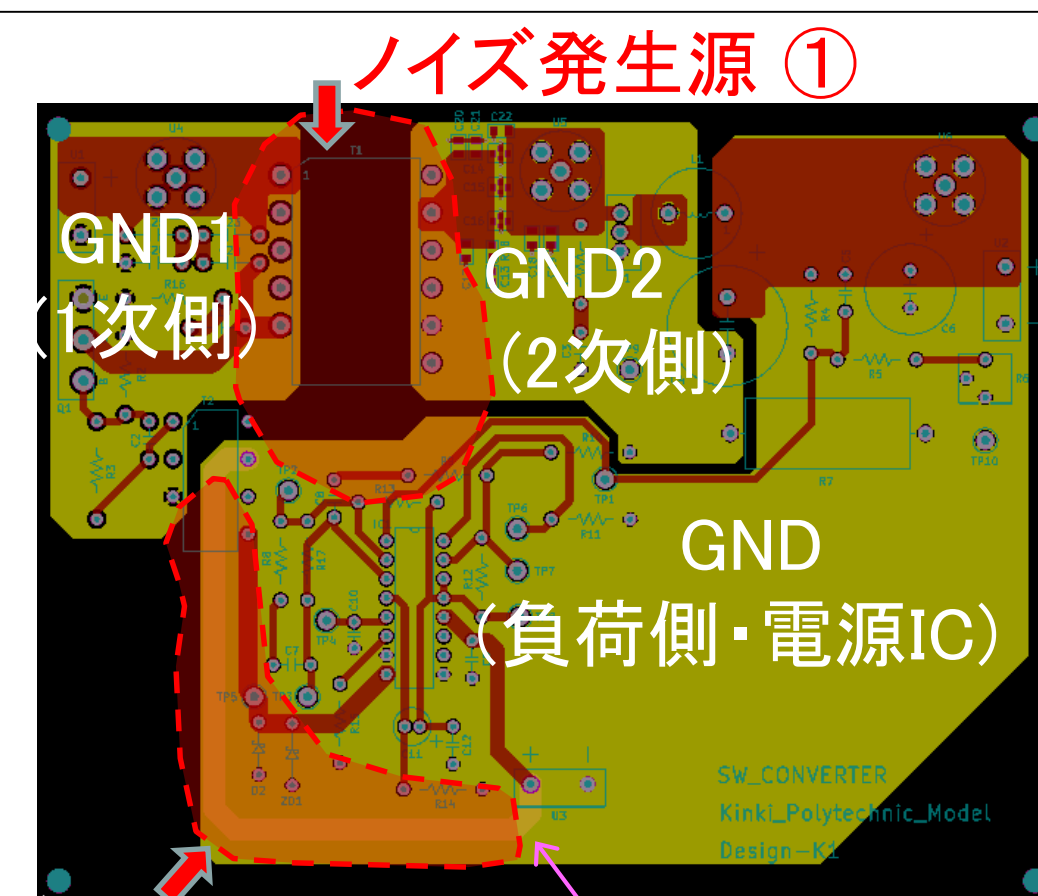
12V 入力 対策部品(1)



12V 出力

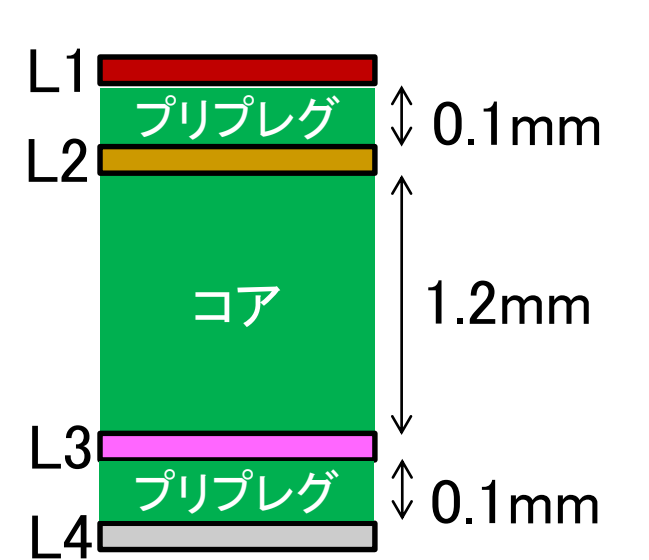
11. 電源基板のレイアウト設計

ノイズ対策完了!!



ノイズ発生源 ② L3層: 12V入力ライン

【層構成】



L1層: 電源プレーン, 信号ライン
L2層: GND ベタプレーン

第2層のL2はGNDベタプレーンを配置し, 上下の層に信号・電源ネットを配線. L1-L2間厚は0.1mm配線パターンインダクタンスを最小に. スイッチング電流によるパターンから磁界の乱れ・漏れを最小にして, ノイズ放射を低減する. GNDネットは三つに分け, 1次/2次/電源IC・負荷間でのノイズ伝搬経路を断ち切るためにスリットを追加. GND2とGNDは抵抗を介して接続. GND1に対してはオープン.

★ 最新CPU/FPGAなど低電圧・大電流回路向けパターン設計手法を適用 ★

まとめ

フォワード型スイッチング電源回路の評価基板を設計製作し, 熱・ノイズ測定結果から原因と対策をステップ・バイ・ステップで示した. 以下のことが明らかになった.

1. 電源回路基板においてノイズ源の部品と基板温度分布の相関を確認した.
2. 高電圧などプロービングが難しいパワー回路基板のノイズ源の見極めには有効.
3. 大電流経路の電源パターンはなるべく太い配線パターンに, リファレンスになるGNDをベタプレーンにすることでノイズを抑制. また, 放熱効果により基板の温度上昇が回避できることを確認した.
4. トランス部品・フィルタ回路など1次・2次側の分離が必要な場合は, ベタプレーン間のカップリングを最小にノイズ伝搬経路を分断するレイアウト設計がポイントになる.

フリー & 機能制限なしソフト KiCad で始めるプリント基板設計

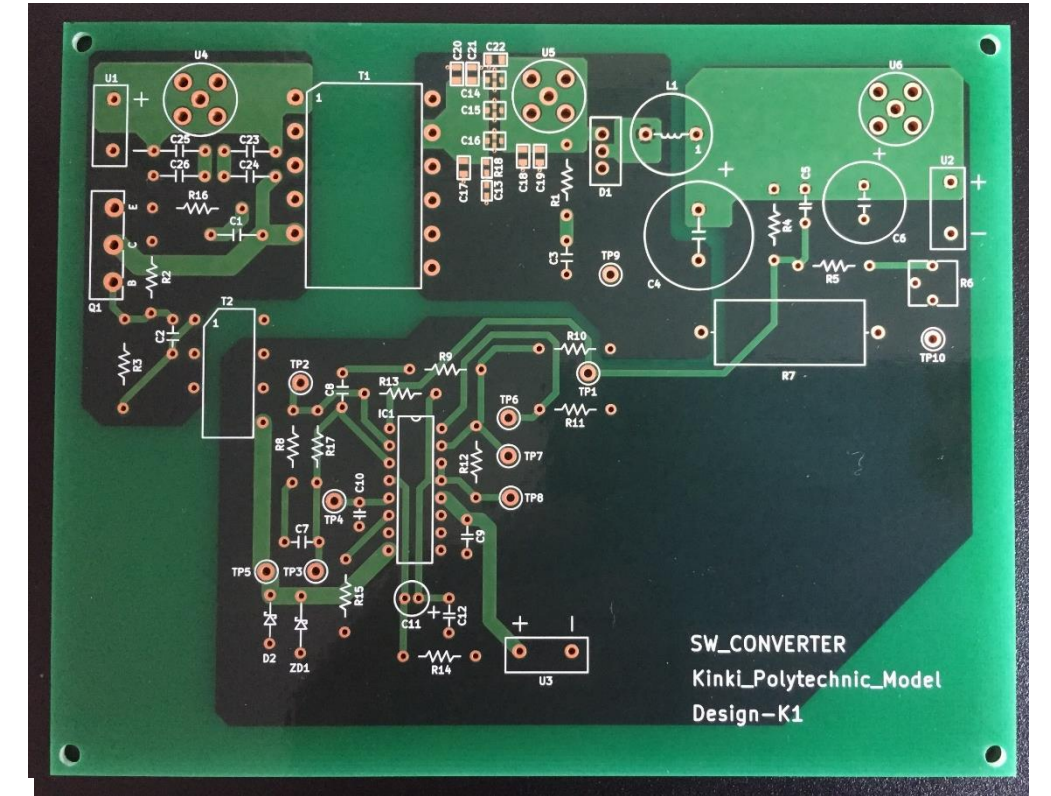
👉 KiCad を推奨する理由

1. 商用利用を含めて無料で使用制限なし
2. 回路図データ・基板データもテキストデータ
3. SPICE, PADS などの各種ネットリスト出力に対応
4. 階層構造の回路図に対応
5. 基板の 3D 出力 (vrm) ができる
6. ガーバ・ビューアで基板製造データが確認できる
7. 伝送線路などの簡易計算ができる
8. 自動配線 (オートルータ) 機能あり
9. 等長配線 (ミアンダ配線) に対応
10. 参考書籍が増えてきた

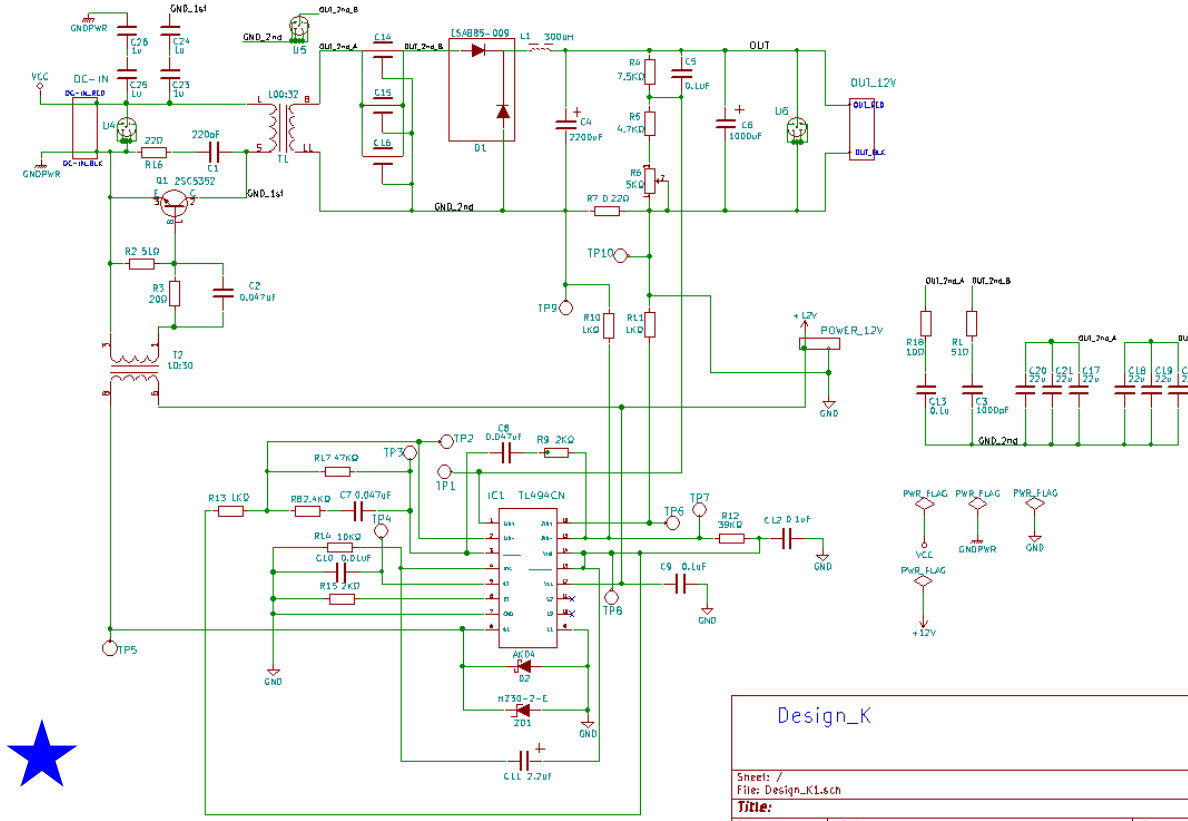
※ 本研究テーマで製作した電源基板-B は KiCad で設計



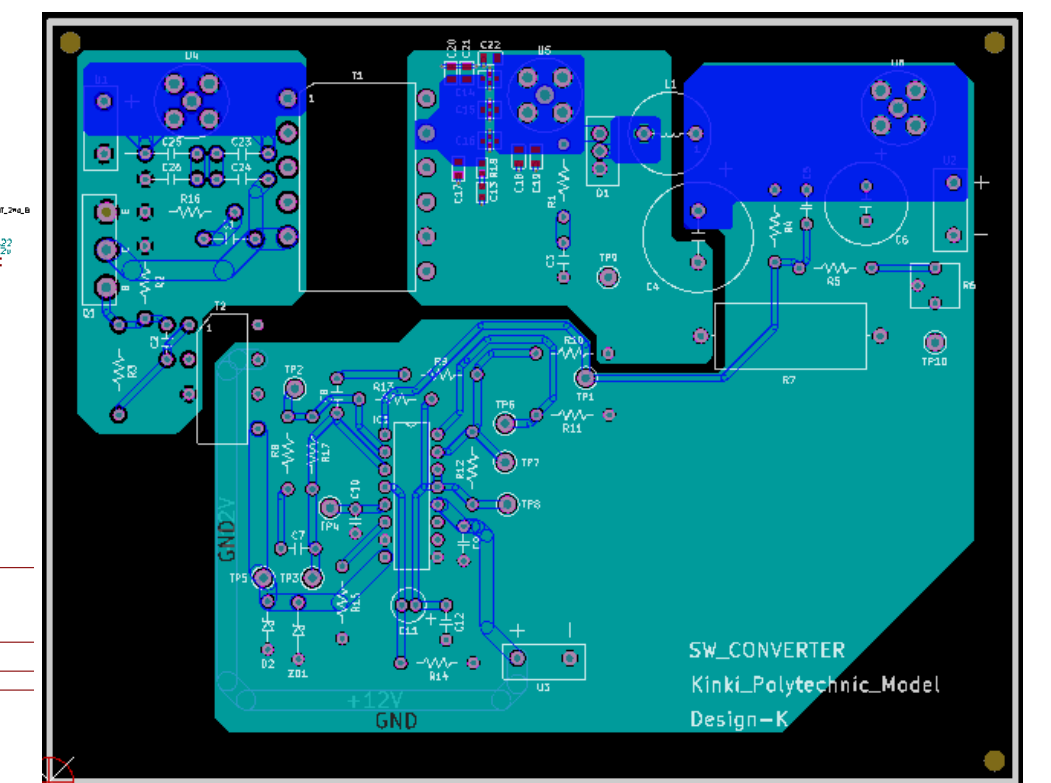
【製作済みの 電源基板-B】



【回路図】



【基板 CAD レイアウト】



★ ライセンス制限がないため 教育現場での使用が最適 ★

[1] <http://kicad-pcb.org/>

【参考文献】

[2] 一人で始めるプリント基板作り, トランジスタ技術 SPECIAL 2014 Summer No.127, CQ出版社

[3] トランジスタ技術 2017年10月号, CQ出版社

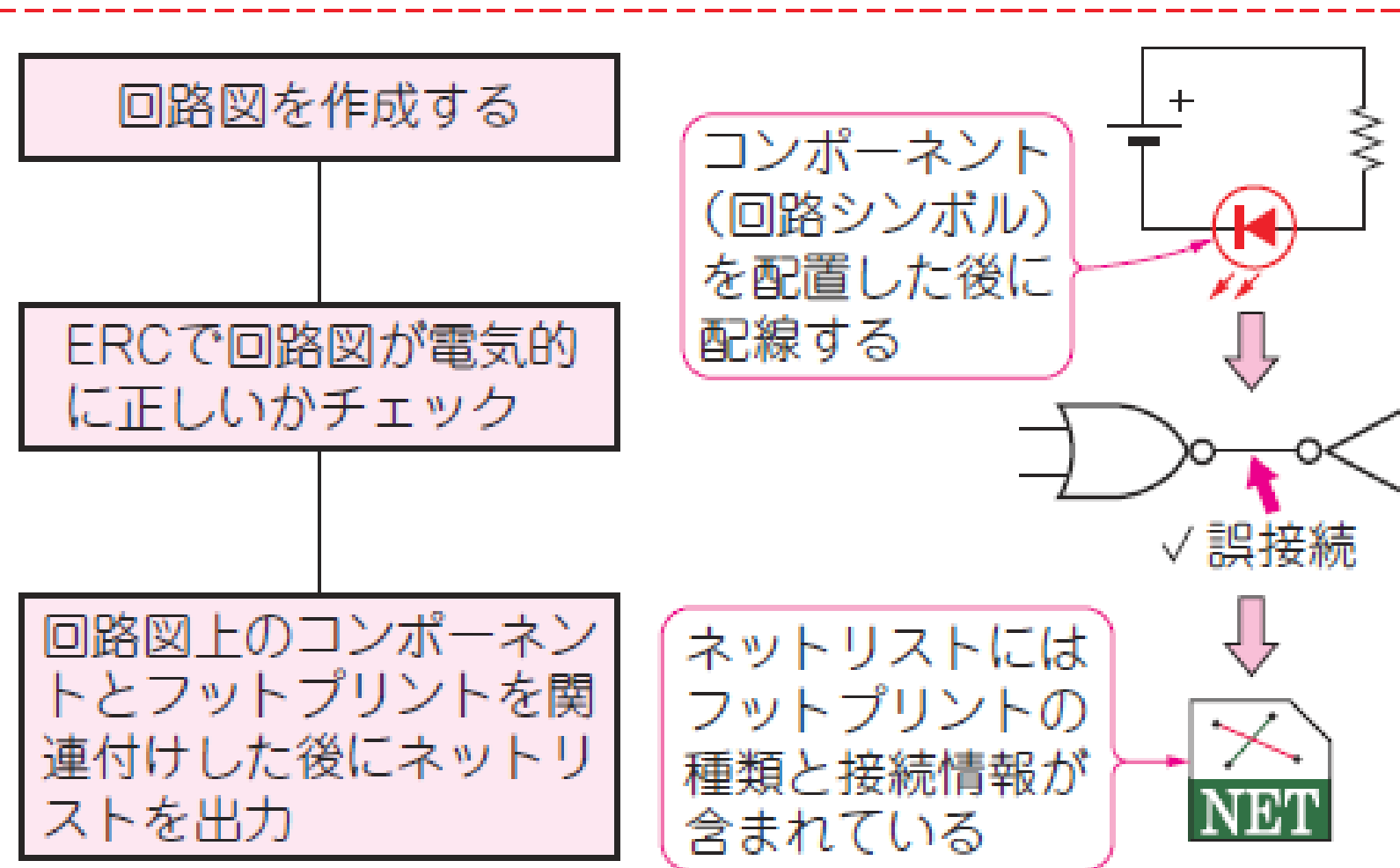
[4] KiCad × LTSpiceで始める本格プリント基板設計, トランジスタ技術 SPECIAL 2018 Spring No.142, CQ出版社



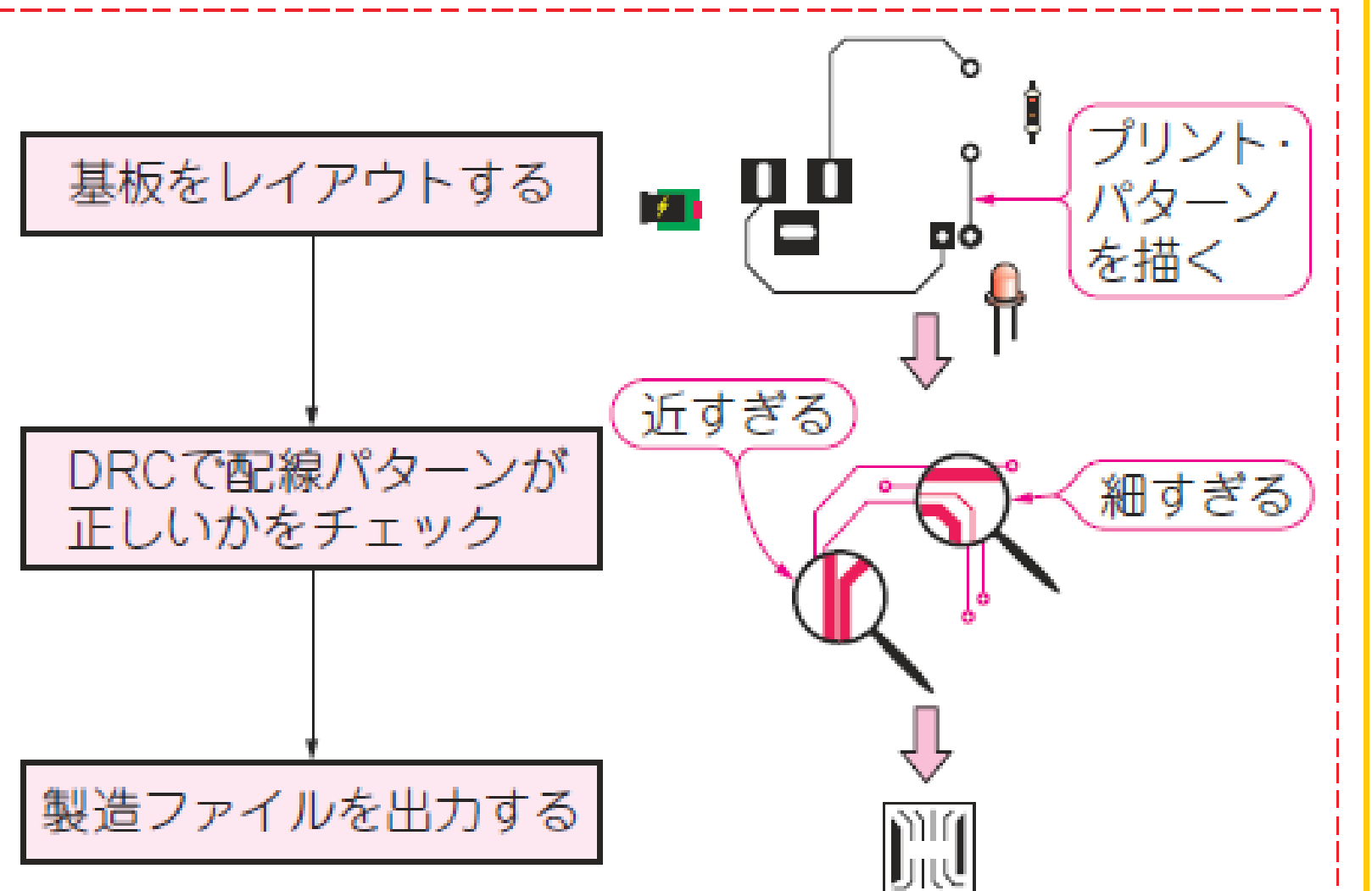
回路図エディタや基板エディタなどの各ツール, 作成したファイル呼び出すことができるKiCadのプロジェクト・マネージャプロジェクトのファイル一覧と各ツールの起動アイコンを参照できる。プロジェクトは回路ファイルや基板データ・ファイルなど複数のファイルから成るため固有のディレクトリを作成するとよい

人気の基板開発ソフトウェアKiCadでの作業

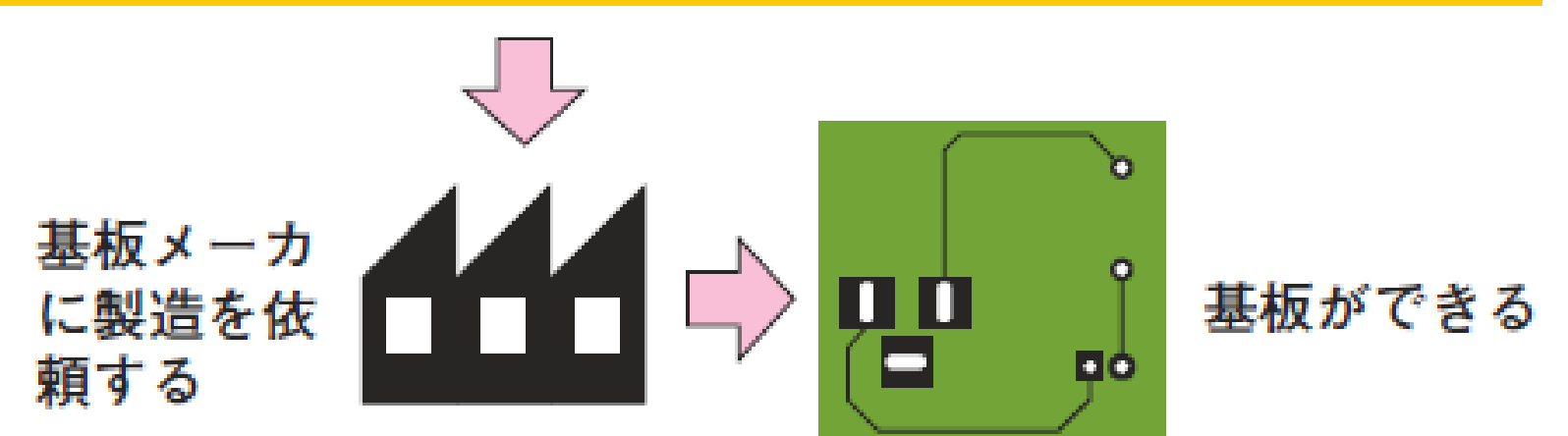
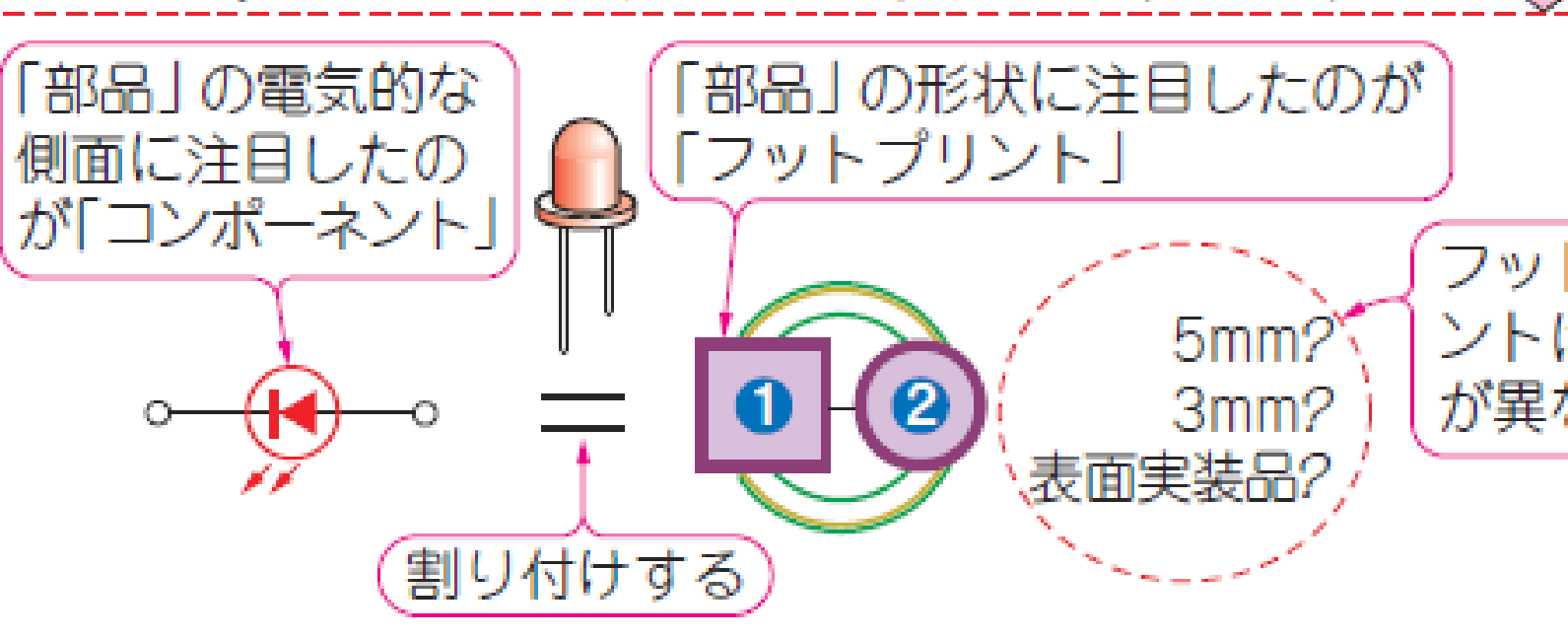
回路図エディタ (Eeschema)



プリント基板エディタ (Pcbnew)



コンポーネントとフットプリントの関連付け (CvPcb)



人気の無料ソフトウェアKiCadを利用したプリント基板データ設計のフロー
回路図, プリント・パターン作成から基板メーカーに提出する製造データの出力までをKiCadで行える。プリント基板データができたら, インターネット上で製造サービスに注文すると数日~2週間で基板が到着する